## 附件一

## 2023年上海交通大学高速电子系统-西安电子科技大学超高速电路

## 教育部重点实验室联合基金开放式课题指南

1. **射频毫米波异质异构集成技术**

射频毫米波异质异构集成是射频毫米波集成电路系统的重要发展方向。然而，由于其半导体-电磁-热-应力-流体等多物理场耦合效应、复杂跨尺度结构、高密度异质集成工艺等特点，在设计理论与实现方法上还面临诸多科学技术问题亟待解决。

该研究方向旨在揭示射频毫米波异质异构集成电路系统的根本性物理规律和核心工作机理，解决跨尺度、跨材料、跨工艺、跨物理、跨层级场景下的精确高效仿真建模问题，建立多性能/多功能协同、小芯片/芯粒多材质融合、无源/有源电路与天线协同、芯片-封装协同、新型宽带高效互连等设计理论方法，掌握射频毫米波异质集成电路系统的小芯片/芯粒微米级组装、异质晶圆键合、薄膜转移、异质生长等异质异构集成工艺方法，形成具有高集成度和高功能密度实现方案，研发典型射频毫米波异质集成电路系统样片，提出可测性理论、多维数据重构方法和新型测试表征技术，支撑射频毫米波异质集成电路系统的综合验证，促进射频毫米波异质异构集成技术的快速发展与应用。

1. **射频电路电子设计自动化技术与应用**

射频电路电子设计自动化（EDA）是射频电路系统准确高效研发的必备要件，在无线通信、自动驾驶和国防等领域有广泛应用。我国射频EDA软件起步较晚，国内市场长期被国外龙头企业垄断，制约了我国射频电子技术的自主发展。

该方向围绕国家重大战略需求，针对射频电路系统跨尺度耦合多物理场、设计需求/功能/结构多样性和参数敏感性、跨层级一体化集成等核心难题开展研究，突破高效仿真建模、自动化与协同设计、可制造性/可重用性/可靠性设计等关键技术，研发自主可控的国产射频EDA软件。

1. **高速电子系统的电磁兼容与多物理兼容**

随着电子系统工作速率、集成度、功能多样性不断提高和环境日益复杂，高速电子系统的工作机理及其与环境相互作用机理日益复杂，在电-热-力-流等耦合多物理效应综合作用下，电子系统的兼容性设计和防护需求已逐步从电磁兼容与防护向多物理兼容与防护转变。

该方向旨在针对高性能、多功能的高速电子系统及智能微系统的迫切需求，在电磁效应机理、多物理耦合机理及其精确高效表征技术研究基础上，建立电磁和多性能协同机制，提出可同时改善电磁兼容、电热兼容、高效散热及各类可靠性的协同设计方案，提供应对复杂环境下电磁防护、热防护、应力防护需求的有效手段。

1. **低发散角涡旋电磁波产生与调控技术**

涡旋电磁波的轨道角动量（OAM）作为电磁波物理新资源，为无线传输与电磁波应用提供了物理新维度。然而涡旋电磁波的波束发散性已经成为制约涡旋电磁波技术发展的瓶颈问题，给涡旋电磁波的研究和应用带来了挑战。

该研究方向主要针对涡旋电磁波的波束发散问题，开展基于准无衍射波束理论和电磁超表面技术的低发散角涡旋电磁波产生与调控技术研究。研究低发散角准无衍射涡旋电磁波的产生与调控机理，突破准无衍射涡旋电磁波OAM模态与波形联合调控技术，建立基于电磁超表面的准无衍射涡旋电磁波产生与调控实现方法，实现多模态准无衍射涡旋电磁波的产生与调控，拓展准无衍射涡旋电磁波在新体制无线通信与雷达等领域中的研究和应用。

1. **面向多尺度系统级封装的多物理场可靠性机理及仿真方法研究**

电路系统的小型化、多功能模块化、集成化是未来发展的必然趋势，先进封装技术以更低成本，更高频率，更高功率和更高密度功能集成为驱动，实现了具有不同功能和工艺尺寸芯片的堆叠和电气互联，在器件小型化、集成化过程中起着至关重要的作用。系统级封装具有较高的互连集成密度，功耗增加造成温度的急剧升高，可能造成封装体的热循环失效、出现裂纹，器件焊球和焊点呈现热疲劳等，从而导致电气短路、机械失效等一系列器件可靠性问题。此外，硅通孔阵列插入层厚度仅为几微米，封装基板的厚度则为几十毫米，热界面材料以及封装基板的长宽可能为毫米和厘米级别，封装系统尺度可以相差104-105倍，是典型的多尺度问题。

该研究方向将聚焦系统级封装中电磁场和热场的瞬态多物理耦合效应，研究多物理场下的高效混合显隐式以及时空插值等数值仿真方法，解决时间-空间多尺度系统级封装的多物理场耦合建模与仿真难题，揭示其在静电脉冲、电磁脉冲等工况下的可靠性机理，开展器件结构、尺寸和材料参数与器件可靠性趋势关系研究，为系统级封装系统的多物理场协同设计提供理论支撑和技术支持。